INSTYTUT PODSTAW INFORMATYKI
POLSKIEJ AKADEMII NAUK
ul. Jana Kazimierza 5
01-248 Warszawa

Prof. dr hab. inż. **Wojciech Penczek**,
członek korespondent PAN
Dyrektor IPI PAN
penczek@ipipan.waw.pl

tel.: (48-22) 380-05-00
tel.: (48-22) 380-05-00

Warszawa, 26.06.2026 r.

RECENZJA

Osiągnięcia naukowego w postępowaniu o nadanie

dr inż. Grzegorzowi Bazydło

stopnia doktora habilitowanego w dziedzinie nauk inżynieryjno-technicznych
w dyscyplinie Informatyka Techniczna i Telekomunikacja

1 Podstawa sporządzenia recenzji

Niniejsza recenzja została przygotowana w ramach postępowania habilitacyjnego prowadzonego przez Senat Uniwersytetu Zielonogórskiego na podstawie uchwały nr 8/4/2026 z dnia 09.04.2026 roku, na podstawie pisma przewodniczącego Rady Dyscypliny Informatyka Techniczna i Telekomunikacja, prof. dr hab. inż. Krzysztofa Patana, o numerze ISiSI.541.01.02.2026.AK z dnia 06.05.2026 roku. Osiągnięcie habilitacyjne dr inż. **Grzegorza Bazydło** nosi tytuł „**Modelowanie części sterującej rekonfigurowalnych systemów cyber-fizycznych z wykorzystaniem języka UML oraz sieci Petriego**”.

Na przedłożoną do oceny dokumentację do postępowania habilitacyjnego składają się:
- dane wnioskodawcy (Załącznik nr 1),
- kopia dyplomu potwierdzającego uzyskanie stopnia doktora (Załącznik nr 2),
- autoreferat (Załącznik nr 3),
- wykaz osiągnięć naukowych stanowiących znaczny wkład w rozwój dyscypliny (Załącznik nr 4),
- oświadczenia współautorów publikacji (Załącznik nr 5),
- kopie prac składających się na cykl publikacji stanowiących osiągnięcie naukowe (Załącznik nr 6),
- oświadczenia potwierdzające współpracę naukową i pozanaukową (w tym dokument o odbyciu stażu w AGH) (Załącznik nr 7).

Oceniany dorobek mieści się **w dziedzinie nauk inżynieryjno-technicznych**, w dyscyplinie Informatyka Techniczna i Telekomunikacja, a zatem jest obszarem kompetencji Senatu Uniwersytetu Zielonogórskiego.
Ocena osiągnięć dr Grzegorza Bazydło została dokonana zgodnie z art. 219 ustawy Prawo o szkolnictwie wyższym i nauce z dnia 20 lipca 2018 roku (**Dz.U. 2023 poz. 742),** który określa warunki nadania stopnia doktora habilitowanego.

2 Sylwetka Kandydata i przebieg pracy zawodowej

Doktor Grzegorz Bazydło rozpoczął karierę naukową w Wyższej Szkole Menedżerskiej w Legnicy, gdzie w latach 2003-2011 zatrudniony był jako asystent. W październiku 2010 roku uzyskał tytuł *doktora nauk technicznych* w dyscyplinie *informatyka*, na podstawie rozprawy pt. „*Graficzna specyfikacja programów dla rekonfigurowalnych sterowników logicznych*". Do 2012 roku kontynuował pracę w Wyższej Szkole Menedżerskiej na stanowisku adiunkta. W 2012 roku dr Bazydło podjął pracę jako adiunkt w Instytucie Informatyki i Elektroniki, następnie w Instytucie Inżynierii Elektrycznej na Wydziale Elektrotechniki, Informatyki i Telekomunikacji Uniwersytetu Zielonogórskiego, natomiast od 2020 roku w Instytucie Sterowania i Systemów Informatycznych tego samego uniwersytetu.

Zainteresowania naukowe Kandydata koncentrują się wokół zastosowania metod formalnych (UML, sieci Petriego) w projektowaniu, syntezie i weryfikacji systemów cyber-fizycznych (CPS) implementowanych w układach rekonfigurowalnych (FPGA).

3 Stwierdzenie spełnienia przesłanki z art. 219 ust. 1 pkt 1 ustawy z dnia 20 lipca 2018 r. Prawo o szkolnictwie wyższym i nauce dotyczącej posiadania stopnia doktora.

Pan dr Grzegorz Bazydło **posiada stopień doktora nauk technicznych w dyscyplinie Informatyka**, nadany uchwałą Rady Wydziału Elektrotechniki, Informatyki i Telekomunikacji Uniwersytetu Zielonogórskiego w dniu 20.10.2010 r. Kopia dyplomu stanowi załącznik do przedłożonego wniosku.

4 Ocena głównego osiągnięcia naukowego

4.1 Temat i publikacje wchodzące w skład osiągnięcia.

Jako osiągnięcie naukowe wynikające z art. 219 ust. 1 pkt 2 ustawy o szkolnictwie wyższym i nauce, dr Grzegorz Bazydło przedstawił cykl powiązanych tematycznie ośmiu artykułów naukowych, opublikowanych w czasopismach naukowych, zatytułowany: **„Modelowanie**

części sterującej rekonfigurowalnych systemów cyber-fizycznych z wykorzystaniem języka UML oraz sieci Petriego”.

Zgodnie z oświadczeniem Kandydata, wszystkie artykuły zostały opublikowane **po uzyskaniu przez niego stopnia naukowego doktora**, czego potwierdzeniem są również daty ich publikacji.

W skład przedstawionego cyklu publikacji wchodzi 8 artykułów naukowych, opublikowanych w latach 2017 – 2023:

[A1] R. Wiśniewski, **G. Bazydło**, L. Gomes, A. Costa, *„Dynamic Partial Reconfiguration of Concurrent Control Systems Implemented in FPGA Devices”*, **IEEE Transactions on Industrial Informatics**, vol. 13, no. 4, pp. 1734-1741, 2017. (IF = 6.764, Lista A: **200** pkt).

[A2] **G. Bazydło**, S. Wermiński, *„Demand side management through home area network systems”*, **International Journal of Electrical Power & Energy Systems**, vol. 97, pp. 174-185, 2018. (IF = 3.61, Lista A: **40** pkt w 2018 roku, obecnie 100 pkt).

[A3] R. Wiśniewski, **G. Bazydło**, P. Szcześniak, M. Wojnakowski, *„Petri Net-Based Specification of Cyber-Physical Systems Oriented to Control Direct Matrix Converters With Space Vector Modulation”*, **IEEE Access**, vol. 7, pp. 23407-23420, 2019. (IF = 4.098, Lista A: **100** pkt).

[A4] R. Wiśniewski, **G. Bazydło**, P. Szcześniak, *„Low-Cost FPGA Hardware Implementation of Matrix Converter Switch Control”*, **IEEE Transactions on Circuits and Systems II: Express Briefs**, vol. 66, no. 7, pp. 1177-1181, 2019. (IF = 2.814, Lista A: **140 pkt**).

[A5] R. Wiśniewski, **G. Bazydło**, P. Szcześniak, *„SVM algorithm oriented for implementation in a low-cost Xilinx FPGA”*, **Integration, the VLSI Journal**, vol. 64, pp. 163-172, 2019. (IF = 1.150, Lista A: **70 pkt**).

[A6] R. Wiśniewski, **G. Bazydło**, P. Szcześniak, I. Grobelna, M. Wojnakowski, *„Design and Verification of Cyber-Physical Systems Specified by Petri Nets—A Case Study of a Direct Matrix Converter”*, **Mathematics**, MDPI, vol. 7, no. 9, p. 812, 2019. (IF = 1.883, Lista A: **20** pkt w 2019).

[A7] M. Wojnakowski, R. Wiśniewski, **G. Bazydło**, M. Popławski, *„Analysis of safeness in a Petri net-based specification of the control part of cyber-physical systems”*, **International Journal of Applied Mathematics and Computer Science (AMCS)**, vol. 31, no. 4, pp. 647-657, 2021. (IF = 2.157, Lista A: **100 pkt**).

[A8] **G. Bazydło**, *„Designing Reconfigurable Cyber-Physical Systems Using Unified Modeling Language”*, **Energies**, vol. 16, no. 3, art. 1273, 2023. (IF = 3.0, Lista A: **140 pkt**).

Oznaczenia powyżej: IF oznacza Impact Factor, a Lista A oznacza ministerialny wykaz czasopism punktowanych.

4.2 Charakterystyka ilościowa i jakościowa cyklu oraz ocena wkładu własnego Habilitanta

Na osiągnięcie naukowe przedstawione przez Habilitanta składa się 8 artykułów naukowych opublikowanych w latach 2017–2023. Wszystkie artykuły zostały opublikowane w międzynarodowych czasopismach naukowych indeksowanych w bazie JCR. Cykl ma charakter jednotematyczny i dotyczy modelowania części sterującej rekonfigurowalnych systemów cyber-fizycznych z wykorzystaniem języka UML, sieci Petriego oraz implementacji w układach FPGA. Łączny wskaźnik Impact Factor cyklu to **25.476**, co daje średnio ponad 3 na publikację i jest wynikiem satysfakcjonującym.

Podsumowując, w skład cyklu wchodzą następujące publikacje:

- 1 artykuł w bardzo dobrym i wysoko rozpoznawalnym czasopiśmie IEEE Transactions on Industrial Informatics [A1], IF z 2017 = 6.764 i o punktacji $MNiSW_{2017}$ = 50 pkt. ($MNiSW_{2019}$ = 200 pkt.);
- 1 artykuł w dobrym czasopiśmie International Journal of Electrical Power and Energy Systems [A2], o IF z 2018 = 3.610 i o punktacji $MNiSW_{2017}$ = 40 pkt. ($MNiSW_{2019}$ = 100 pkt.);
- 2 artykuły w czasopismach IEEE: IEEE Access [A3] za 100 pkt oraz IEEE Transactions on Circuits and Systems II: Express Briefs [A4] za 140 pkt;
- 1 artykuł w specjalistycznym czasopiśmie Integration – the VLSI Journal [A5] ($MNiSW_{2019}$ = 70 pkt);
- 1 artykuł w International Journal of Applied Mathematics and Computer Science [A7] ($MNiSW_{2021}$ = 100 pkt.);
- 2 artykuły w czasopismach wydawanych przez MDPI: Mathematics [A6] ($MNiSW_{2019}$ = 20 pkt.) oraz Energies [A8] ($MNiSW_{2024}$ = 140 pkt.).

Czasopismem o najwyższym Impact Factor w cyklu jest *IEEE Transactions on Industrial Informatics* [A1], które jest uznanym czasopismem w obszarze informatyki przemysłowej, systemów wbudowanych, sterowania oraz zastosowań FPGA. Istotną pozycję ma również *International Journal of Electrical Power and Energy Systems* [A2] (IF = 3.61). Pozostałe czasopisma, takie jak *IEEE Access*, *IEEE Transactions on Circuits and Systems II: Express Briefs*, *Integration – the VLSI Journal*, *International Journal of Applied Mathematics and Computer Science*, *Mathematics* oraz *Energies*, mieszczą się tematycznie w obszarze badań Habilitanta, choć **reprezentują zróżnicowany poziom ze względu na prestiż**.

Dwie publikacje cyklu zostały opublikowane w czasopismach MDPI: *Mathematics* [A6] oraz *Energies* [A8]. Chciałbym jednak zauważyć, że praca [A8] jest publikacją jednoautorską, stanowiącą syntetyczne przedstawienie rozwijanej przez Habilitanta metodyki projektowania rekonfigurowalnych systemów cyber-fizycznych. Praca ta ma zatem istotne znaczenie dla określenia indywidualnego wkładu Habilitanta. Publikowanie w czasopismach MDPI bywa krytykowane w środowisku naukowym ze względu na obawy dotyczące praktyk wydawniczych i jakości procesu recenzyjnego. Nie może to jednak stanowić samodzielnej

podstawy zarzutu wobec tych publikacji, ponieważ czasopisma te znajdowały się w wykazie czasopism punktowanych MNiSW.

Dr inż. Grzegorz Bazydło jest **samodzielnym autorem** tylko jednej publikacji [A8] w cyklu oraz pierwszym autorem publikacji [A2], w której jego deklarowany udział wynosi 60%. W publikacji [A1], opublikowanej w najbardziej prestiżowym czasopiśmie cyklu, deklarowany udział Habilitanta wynosi 40%. W pozostałych publikacjach udział dr inż. Bazydło jest zróżnicowany i wynosi od 25% do 40%. Ten wkład merytoryczny trudno nazwać dominującym we wszystkich publikacjach, ale jest bez wątpienia istotny.

Z przedstawionych oświadczeń współautorów wynika, że wkład Habilitanta w prace [A1-A6] i [A8] jest zasadniczo dobrze określony oraz możliwy do zidentyfikowania i dotyczy on przede wszystkim modelowania systemów cyber-fizycznych, opracowania modeli i algorytmów, wykorzystania diagramów UML, integracji procesu projektowego z implementacją sprzętową w FPGA, przygotowania stanowisk badawczych oraz walidacji eksperymentalnej. Podkreślam ponownie, że **wkład ten ma charakter istotny, choć nie we wszystkich pracach jest wiodący**.

Szczególnej uwagi wymaga artykuł [A7], który jest najbardziej formalną i zaawansowaną algorytmicznie publikacją w cyklu. Z oświadczeń współautorów wynika jednak, że wkład Habilitanta w tę publikację miał przede wszystkim charakter redakcyjno-przeglądowy, ponieważ dotyczył przeglądu literatury, dyskusji oraz redakcji całej pracy. Z tego względu publikacja [A7], mimo swojej bez wątpienia wysokiej wartości naukowej, nie może być traktowana jako dowód samodzielnego wkładu Habilitanta w rozwój metod formalnych.

Pod względem merytorycznym cykl publikacji jest w zasadniczej części spójny tematycznie, przy czym pewne odstępstwo stanowi praca [A4], która ma silnie aplikacyjny charakter i praktycznie nie odnosi się do metod wykorzystujących UML oraz sieci Petriego, stanowiących główny temat osiągnięcia habilitacyjnego. Zasadniczy nurt cyklu dotyczy modelowania i implementacji części sterującej systemów cyber-fizycznych z wykorzystaniem UML i sieci Petriego. Ponadto obejmuje podejście MDD, pośrednie modele automatowe oraz układy FPGA. Należy podkreślić, że problematyka systemów cyber-fizycznych ma istotne znaczenie praktyczne, ponieważ obejmuje systemy, w których część obliczeniowa i sterująca bezpośrednio współdziała z procesami fizycznymi. Tego typu rozwiązania występują m.in. w automatyce przemysłowej, systemach wbudowanych, energoelektronice, transporcie, inteligentnych budynkach oraz innych systemach wymagających niezawodnego działania w czasie rzeczywistym. Istotnym elementem ocenianego cyklu jest także ukierunkowanie proponowanych rozwiązań na rekonfigurowalne układy FPGA, w szczególności na możliwość częściowej, w tym dynamicznej, rekonfiguracji wybranych fragmentów systemu bez konieczności zatrzymywania działania całości. W tym kontekście prace Habilitanta można traktować jako próbę udoskonalenia istniejących metod projektowania części sterującej systemów CPS przez zastosowanie UML, sieci Petriego oraz elementów analizy formalnej w ramach procesu projektowego obejmującego również implementację sprzętową. Z tego względu zagadnienia poprawnego modelowania, weryfikacji

i implementacji części sterującej takich systemów są ważne zarówno z punktu widzenia informatyki technicznej, jak i zastosowań inżynierskich.

Do mocnych stron cyklu należy zaliczyć praktyczną użyteczność proponowanych rozwiązań, konsekwentną integrację modelowania wysokopoziomowego z implementacją sprzętową, eksperymentalną walidację wybranych rozwiązań oraz wyraźne osadzenie badań w problematyce systemów cyber-fizycznych i systemów wbudowanych.

Jednocześnie chciałbym zauważyć, że osiągnięcie ma przede wszystkim charakter metodologiczny, integracyjny i implementacyjny. Prace wchodzące w skład cyklu w większości przypadków nie wprowadzają nowych wyników teoretycznych w zakresie metod formalnych, teorii sieci Petriego ani metod weryfikacji. **Oryginalność cyklu wynika głównie z połączenia istniejących technik modelowania, formalnej analizy i implementacji sprzętowej oraz ich zastosowania do projektowania rekonfigurowalnych systemów cyber-fizycznych realizowanych w strukturach FPGA**.

Należy także podkreślić, zgodnie z wymogami formalnymi, **że obszar tematyczny cyklu publikacji** składających się na osiągnięcie przedstawione we wniosku dr. inż. Grzegorza Bazydło mieści się w dziedzinie **nauk inżynieryjno-technicznych** oraz w **dyscyplinie informatyka techniczna i telekomunikacja, w której prowadzone jest postępowanie habilitacyjne.**

4.3 Podsumowanie osiągnięcia

Głównym celem osiągnięcia naukowego było opracowanie zintegrowanej metodyki projektowania części sterującej dla systemów CPS, łączącej modelowanie graficzne (UML, sieci Petriego) z efektywną sprzętowo i bezpieczną implementacją w rekonfigurowalnych strukturach FPGA oraz SoC, ze szczególnym uwzględnieniem mechanizmów *Dynamic Partial Reconfiguration (DPR)*. W kolejnej części recenzji omawiam szczegółowo wszystkie publikacje wchodzące w skład osiągnięcia w kolejności od [A1] do [A8].

Omówienie publikacji składających się na osiągnięcie:

[A1] *Dynamic Partial Reconfiguration of Concurrent Control Systems Implemented in FPGA Devices*

Uważam, że w pracy [A1] rozwiązano przede wszystkim problem praktycznej realizacji dynamicznej częściowej rekonfiguracji współbieżnych systemów sterowania implementowanych w układach FPGA bez zatrzymywania pracy pozostałych modułów systemu. Autorzy zaproponowali spójny proces projektowy obejmujący modelowanie systemu z wykorzystaniem diagramów UML, dekompozycję modeli do współbieżnych automatów FSM oraz implementację i rekonfigurację wybranych fragmentów systemu w FPGA. Oceniając poziom nowości pracy stwierdzam, że wynika on głównie z integracji istniejących technik modelowania UML, automatów FSM oraz dynamicznej częściowej rekonfiguracji FPGA w

ramach jednolitego procesu projektowego oraz z praktycznej demonstracji takiego podejścia w działającym systemie sterowania. W mojej ocenie artykuł ma przede wszystkim charakter metodologiczny i implementacyjny, natomiast zakres nowości teoretycznej pozostaje ograniczony. Należy również zauważyć, że praca jest stosunkowo krótka i ma silnie skondensowany charakter, typowy raczej dla publikacji prezentujących koncepcję oraz studium przypadku niż dla rozbudowanych artykułów rozwijających nowe aspekty teoretyczne lub formalne.

OŚWIADCZENIA

Zakres deklarowanego wkładu pozostaje zgodny z oświadczeniami współautorów, z których wynika ponadto, że wkład Habilitanta koncentrował się przede wszystkim na opracowaniu metody prototypowania sterowników z wykorzystaniem diagramów UML, przygotowaniu przykładu aplikacyjnego oraz eksperymentalnej weryfikacji rozwiązania. Natomiast zasadnicze elementy związane z opracowaniem samej metody dynamicznej częściowej rekonfiguracji FPGA, implementacją w języku Verilog oraz przygotowaniem bit-streamów zostały przypisane głównie pierwszemu autorowi publikacji.

[A2] *Demand side management through home area network systems*

W pracy [A2] trudno wskazać jednoznacznie zdefiniowany problem naukowy. Przedstawione rozwiązanie ma przede wszystkim charakter aplikacyjny i demonstracyjny, koncentrując się na implementacji systemu sterowania HAN z wykorzystaniem UML oraz FPGA. Praca nie przedstawia przekonująco nowej metody sterowania, formalnej weryfikacji ani istotnego nowego rozwiązania algorytmicznego w sensie informatycznym.

OŚWIADCZENIA

Zakres deklarowanego wkładu pozostaje spójny z oświadczeniem współautora publikacji. Z przedstawionych dokumentów wynika wyraźny podział kompetencji: habilitant odpowiadał głównie za część informatyczno-systemową i implementacyjną. Od strony merytorycznej opracował model funkcjonalny algorytmu sterowania systemu HAN, w tym reguły redukcji obciążenia szczytowego, wykorzystując diagramy stanów UML. Następnie przygotował proces translacji modelu do syntezowalnego języka opisu sprzętu (HDL/Verilog) oraz zrealizował implementację rozwiązania w strukturach FPGA. Habilitant odpowiadał również za przygotowanie zasadniczej części manuskryptu dotyczącej zagadnień informatycznych i implementacyjnych.

[A3] *Petri Net-Based Specification of Cyber-Physical Systems Oriented to Control Direct Matrix Converters with Space Vector Modulation*

W pracy [A3] przedstawiono metodykę projektowania współbieżnych systemów sterowania z wykorzystaniem sieci Petriego, analizę formalną oraz implementację w układach FPGA. Zaproponowane podejście obejmuje modelowanie systemu, analizę wybranych własności oraz

implementację sprzętową rozwiązania zweryfikowanego na przykładzie sterowania przekształtnikiem matrycowym. Do mocnych stron pracy należy zaliczyć integrację modelowania formalnego z implementacją FPGA oraz praktyczną walidację proponowanego rozwiązania. Należy jednak zauważyć, że zastosowane techniki opierają się głównie na istniejących metodach analizy sieci Petriego oraz znanych technikach implementacji systemów współbieżnych w układach FPGA. W mojej ocenie oryginalność pracy wynika przede wszystkim z integracji i adaptacji istniejących technik projektowania do problemu implementacji współbieżnych systemów sterowania w strukturach FPGA.

OŚWIADCZENIA

Z przedstawionych oświadczeń współautorów wynika, że wkład Habilitanta obejmował aktywne współtworzenie metody mapowania specyfikacji sterowania przekształtnikiem matrycowym, zapisanej za pomocą sieci Petriego, na struktury rekonfigurowalne FPGA. Habilitant odpowiadał za implementację sprzętową opracowanego modelu w języku Verilog oraz przeprowadzenie testów symulacyjnych i eksperymentalnych weryfikujących poprawność działania systemu. Wkład Habilitanta koncentrował się przede wszystkim na warstwie modelu matematycznego i implementacyjno-eksperymentalnej, a nie na formalizmie sieci Petriego jako takim. Publikacja ta w ograniczonym stopniu wzmacnia ocenę samodzielnego wkładu Habilitanta w rozwój metod Petri-netowych, ponieważ zasadniczy wkład w warstwę formalno-Petri-netową deklaruje pierwszy autor pracy.

Artykuły [A4] i [A5] dotyczą implementacji algorytmów sterowania “matrix converter” w FPGA.

[A4] *Low-Cost FPGA Hardware Implementation of Matrix Converter Switch Control*

Ocena merytoryczna tej pracy zostanie dokonana łącznie z pracą [A5], ponieważ [A4] praktycznie nie odnosi się do metod wykorzystujących UML oraz sieci Petriego, stanowiących główny temat osiągnięcia habilitacyjnego. Ponadto, ze względu na niewielką objętość publikacji (tylko 5 stron) oraz jej silnie aplikacyjny charakter przedstawione wyniki zaprezentowano w sposób bardzo skrótowy.

OŚWIADCZENIA

Zgodnie z oświadczeniami wkład Habilitanta w publikację [A4] miał przede wszystkim charakter koncepcyjny oraz eksperymentalno-walidacyjny, natomiast w mniejszym stopniu dotyczył zasadniczych aspektów implementacyjnych i sprzętowych proponowanego rozwiązania.

[A5] *SVM algorithm oriented for implementation in a low-cost Xilinx FPGA*

W pracy [A5] autorzy przedstawili implementację sprzętową algorytmu Space Vector Modulation (SVM) przeznaczoną do realizacji w niskokosztowych układach FPGA firmy

Xilinx. Zaproponowane rozwiązanie wykorzystuje współbieżność obliczeń charakterystyczną dla architektur FPGA, umożliwiając równoległą realizację operacji związanych z wyznaczaniem parametrów modulacji oraz generowaniem sygnałów sterujących. UML został wykorzystany głównie jako pomocniczy diagram procesu projektowego, a nie centralna metoda modelowania systemu. W mojej ocenie wkład pracy ma przede wszystkim charakter aplikacyjny i implementacyjny, natomiast zakres nowości metodologicznej i teoretycznej pozostaje ograniczony. Praca nie przedstawia nowych metod sterowania ani nowych technik formalnej analizy systemów rekonfigurowalnych.

OŚWIADCZENIA

Z przedstawionych oświadczeń wynika, że wkład Habilitanta dotyczył modelowania, opracowania ogólnego modelu algorytmu oraz walidacji, natomiast zasadnicza warstwa implementacji sprzętowej i energoelektronicznej została w znacznym stopniu zrealizowana przez pozostałych współautorów.

[A6] *Design and Verification of Cyber-Physical Systems Specified by Petri Nets — A Case Study of a Direct Matrix Converter*

W pracy [A6] autorzy przedstawili metodykę projektowania systemów współbieżnych z wykorzystaniem sieci Petriego, formalnej weryfikacji oraz implementacji w rekonfigurowalnych układach FPGA. Zaproponowane podejście obejmuje modelowanie systemu, analizę wybranych własności behawioralnych oraz implementację sprzętową, a całość została zilustrowana na przykładzie sterowania przekształtnikiem matrycowym. Do mocnych stron pracy należy zaliczyć połączenie modelowania formalnego z praktyczną implementacją FPGA oraz wieloetapową weryfikację poprawności projektowanego rozwiązania. Należy jednak zauważyć, że zastosowane techniki opierają się głównie na istniejących metodach analizy sieci Petriego i weryfikacji modelowej. Praca nie zawiera nowych metod formalnej weryfikacji ani nowych wyników dotyczących teorii sieci Petriego. Jej wkład ma przede wszystkim charakter integracyjny, metodologiczny i implementacyjny. Podobnie jak w pracy [A3], metody formalne są tu ważnym elementem proponowanego procesu projektowego, ale są one raczej stosowane i integrowane z procesem projektowania FPGA, a nie rozwijane jako samodzielny przedmiot badań.

OŚWIADCZENIA

Z przedstawionych oświadczeń współautorów wynika, że Habilitant uczestniczył w opracowaniu metodyki projektowania i weryfikacji systemów cyber-fizycznych specyfikowanych z wykorzystaniem sieci Petriego oraz implementowanych w strukturach FPGA. Jego indywidualny wkład koncentrował się jednak przede wszystkim na aspektach związanych z graficzną specyfikacją systemów cyber-fizycznych, analizą możliwości wykorzystania diagramów UML, przygotowaniem stanowiska badawczego oraz walidacją implementacji FPGA. Zasadnicze elementy dotyczące formalnej analizy sieci Petriego,

weryfikacji modelowej oraz implementacji sprzętowej były współdzielone z pozostałymi współautorami. W konsekwencji wkład Habilitanta w [A6] należy ocenić jako istotny dla warstwy modelowej, integracyjnej oraz eksperymentalno-walidacyjnej pracy, lecz bardziej ograniczony w zakresie głównych rezultatów formalnych i implementacyjnych.

[A7] *Analysis of safeness in a petri net–based specification of the control part of cyber–physical systems*

To jest bardzo interesująca i wartościowa publikacja, która zawiera wszystkie elementy wymagane w pracach naukowych. Jest dobrze zdefiniowany problem, przegląd literatury, autorskie rozwiązanie, wyniki eksperymentalne i porównanie z metodą Martineza-Silvy. Przedstawione porównanie wykazuje, że metoda autorów jest w wielu przypadkach bardziej efektywna. Jednakże zauważam dwa problemy z tym artykułem. W pracy [A7] jest przedstawiona najpełniejsza ewaluacja eksperymentalna spośród publikacji cyklu, jednak również ona budzi pewne pytania. W szczególności w Tabeli 3 występuje przypadek benchmarku silva5, dla którego klasyczna metoda Martinez–Silva znajduje pokrycie typu state machine cover, natomiast proponowana przez autorów metoda takiego pokrycia nie znajduje. Może to sugerować, że zaproponowany algorytm, choć w wielu przypadkach szybszy, nie zawsze wykrywa pokrycia znajdowane przez metodę klasyczną. Ponadto w pracy pojawia się pewna niejasność dotycząca liczby wykorzystanych benchmarków: tekst odnosi się do dużej biblioteki modeli, natomiast tabela prezentuje jedynie ograniczony zestaw wyników. Wymagałoby to dokładniejszego wyjaśnienia zakresu eksperymentów oraz kryteriów doboru prezentowanych przykładów.

Problematyczny jest również indywidualny wkład Habilitanta w pracę [A7]. Z przedstawionych oświadczeń współautorów wynika bowiem, że zasadniczy wkład merytoryczny związany z opracowaniem idei metody, konstrukcją algorytmu, jego implementacją oraz przeprowadzeniem badań eksperymentalnych jest po stronie współautorów pracy. Natomiast wkład Habilitanta obejmował przede wszystkim przygotowanie wstępu artykułu, analizę stanu wiedzy, dyskusję istniejących metod oraz weryfikację tekstu publikacji. Zatem na podstawie przedstawionych oświadczeń nie można przypisać Kandydatowi kluczowego wkładu w opracowanie głównego rezultatu algorytmicznego pracy. Jest to o tyle istotne, że właśnie ta publikacja zawiera najsilniejszy komponent algorytmiczny i formalny spośród wszystkich prac wchodzących w skład osiągnięcia habilitacyjnego.

[A8] *Designing Reconfigurable Cyber-Physical Systems Using Unified Modeling Language*

Praca [A8] jest jednoautorską próbą zebrania i uporządkowania metodyki projektowania rekonfigurowalnych systemów cyber-fizycznych z wykorzystaniem diagramów maszyn stanowych UML, podejścia “Model-Driven Development”, pośredniego modelu CFSM oraz automatycznej generacji modularnego kodu Verilog. Zaproponowane podejście obejmuje ścieżkę projektową od modelowania funkcjonalnego systemu, przez dekompozycję modeli UML do współbieżnych automatów FSM/CFSM, aż do implementacji sprzętowej i

dynamicznej częściowej rekonfiguracji w układach FPGA. Trzeba przyznać, że jest to publikacja najbardziej spójna i najbliższa tytułowi osiągnięcia habilitacyjnego w całym cyklu. W artykule pojawia się również narzędzie U2V („UML to Verilog"), wspierające translację modeli UML do kodu Verilog. Autor podkreśla zwłaszcza modularność generowanej specyfikacji oraz porównuje swoje podejście z wybranymi rozwiązaniami literaturowymi. Jednocześnie sam wskazuje ograniczenia narzędzia, m.in. brak obsługi niektórych pseudo-stanów UML, takich jak join, fork, junction czy choice. W mojej ocenie U2V jest interesującym elementem dorobku Habilitanta, ale w publikacjach cyklu narzędzie to nie zostało przedstawione jako odrębny wynik badawczy.

Do mocnych stron pracy należy zaliczyć kompleksowość proponowanego podejścia, praktyczne ukierunkowanie na implementację systemów CPS w układach FPGA oraz dobrą znajomość literatury przedmiotu. Przedstawiona metodyka została zilustrowana przykładem systemu Smart Home, obejmującym symulację, implementację sprzętową oraz częściową rekonfigurację wybranego fragmentu systemu.

Należy jednak zauważyć, że większość zastosowanych metod modelowania, transformacji modeli oraz implementacji sprzętowej opiera się na rozwiązaniach znanych wcześniej w literaturze. Główny wkład autora polega więc raczej na ich integracji, adaptacji i uporządkowaniu w ramach spójnej metodyki projektowania systemów CPS implementowanych w układach FPGA. Nie bardzo widać tu nowe metody weryfikacji modelowej ani nowe rezultaty dotyczące teorii modeli współbieżności. Oryginalność pracy wynika przede wszystkim z opracowania praktycznie ukierunkowanego procesu projektowego. Pewien niedosyt pozostawia również ograniczony zakres ilościowej ewaluacji oraz brak szerszych benchmarków i badań porównawczych.

Najważniejsze rezultaty Habilitanta

Do najważniejszych rezultatów, w których wkład Habilitanta był istotny, zaliczam przede wszystkim:

- integrację diagramów UML, sieci Petriego, podejścia Model-Driven Development (MDD), współbieżnych automatów FSM/CFSM oraz implementacji FPGA w ramach procesów projektowych dla rekonfigurowalnych systemów cyber-fizycznych [A1, A3, A6, A8],
- udział w opracowaniu i eksperymentalnej walidacji wybranych systemów sterowania i systemów energoelektronicznych implementowanych w układach FPGA [A3–A6],
- przygotowanie praktycznych studiów przypadków potwierdzających możliwość implementacji proponowanych rozwiązań w rzeczywistych systemach cyfrowych i systemach wbudowanych [A1–A6] i [A8].

Jednocześnie uważam, że przedstawione wyniki mają głównie charakter metodologiczny, integracyjny i implementacyjny, natomiast zakres nowości teoretycznej oraz skala wkładu do rozwoju metod formalnych pozostają umiarkowane. W mojej ocenie całość osiągnięcia naukowego znajduje się na granicy wymagań stawianych osiągnięciom habilitacyjnym w dyscyplinie informatyka techniczna i telekomunikacja.

Uwagi dyskusyjne i krytyczne

Pewnym mankamentem przedstawionego cyklu publikacji jest ograniczony zakres systematycznej walidacji i analizy porównawczej proponowanych rozwiązań z istniejącymi metodami opisywanymi w literaturze przedmiotu. Dotyczy to zwłaszcza prac poświęconych metodyce modelowania oraz implementacji rekonfigurowalnych systemów cyber-fizycznych z wykorzystaniem UML, sieci Petriego, podejścia MDD oraz układów FPGA. W większości przypadków przedstawiono poprawny opis proponowanego rozwiązania, jego implementację oraz przykłady zastosowań praktycznych, jednak analiza porównawcza z alternatywnymi metodami projektowania, translacji modeli czy implementacji sprzętowej pozostaje stosunkowo ograniczona.

W szczególności zabrakło szerszej dyskusji dotyczącej rzeczywistych przewag, ograniczeń oraz kosztów implementacyjnych proponowanego podejścia na tle innych rozwiązań wykorzystujących UML, sieci Petriego, automatyczną generację kodu HDL czy implementacje FPGA. Poprawność proponowanych rozwiązań została potwierdzona głównie poprzez realizację wybranych przykładów aplikacyjnych oraz implementację w układach FPGA. Brakuje natomiast szerzej zakrojonych badań eksperymentalnych opartych na większych zbiorach benchmarków oraz pogłębionych analiz obejmujących m.in. czas działania, wykorzystanie zasobów sprzętowych, skalowalność, koszty implementacyjne czy narzut związany z rekonfiguracją systemu.

W rezultacie nie zawsze jest możliwa jednoznaczna ocena, w jakim stopniu proponowane rozwiązania przewyższają istniejące podejścia pod względem efektywności, skalowalności lub złożoności procesu projektowego. Pewien niedosyt pozostawia również brak bardziej formalnej analizy własności obliczeniowych proponowanych algorytmów i procedur projektowych, dotyczących m.in. dekompozycji modeli UML, transformacji modeli czy generacji kodu HDL. Ocena efektywności proponowanych metod ma zatem przede wszystkim charakter eksperymentalny i aplikacyjny, a w mniejszym stopniu formalno-analityczny.

Najpełniejszą i najbardziej systematyczną ewaluację eksperymentalną przedstawiono w artykule [A7] dotyczącym analizy własności bezpieczeństwa sieci Petriego. Należy jednak zauważyć, że zgodnie z oświadczeniami współautorów zasadniczy wkład Habilitanta w tej publikacji nie obejmował głównych elementów algorytmicznych oraz eksperymentalnych pracy.

4.4 Wkład kandydata w rozwój dyscypliny Informatyka techniczna i telekomunikacja

Niezależnie od przedstawionych powyżej uwag krytycznych należy podkreślić, że recenzowany cykl publikacji tworzy dość spójny tematycznie dorobek badawczo-rozwojowy koncentrujący się na problematyce projektowania rekonfigurowalnych systemów cyber-fizycznych implementowanych w układach FPGA. Habilitant konsekwentnie rozwija zagadnienia związane z wykorzystaniem diagramów UML, sieci Petriego, współbieżnych

automatów FSM/CFSM oraz częściowej rekonfiguracji FPGA w projektowaniu systemów sterowania i systemów współbieżnych.

Na uwagę zasługuje wyraźny praktyczny i aplikacyjny charakter przedstawionych prac. Habilitant nie ogranicza się wyłącznie do poziomu modeli i symulacji, lecz prezentuje rzeczywiste implementacje sprzętowe oraz eksperymentalną walidację proponowanych rozwiązań w środowisku FPGA. Pozytywnie oceniam zwłaszcza konsekwentne dążenie do integracji modelowania, implementacji oraz weryfikacji wybranych własności systemów cyber-fizycznych w ramach jednolitego procesu projektowego.

Dorobek Habilitanta dobrze wpisuje się w nurt współczesnych badań inżynierskich związanych z projektowaniem systemów rekonfigurowalnych, systemów wbudowanych oraz FPGA-based CPS, gdzie istotną rolę odgrywa integracja różnych etapów procesu projektowego oraz praktyczna możliwość implementacji proponowanych rozwiązań w rzeczywistych systemach cyfrowych.

W mojej ocenie główny wkład Habilitanta do dyscypliny polega przede wszystkim na integracji istniejących technik modelowania UML, sieci Petriego, współbieżnych automatów FSM/CFSM oraz implementacji FPGA w ramach spójnych i praktycznie ukierunkowanych metodyk projektowania rekonfigurowalnych systemów cyber-fizycznych. Wkład ten ma głównie charakter metodologiczny, integracyjny i implementacyjny. Nie prowadzi on do istotnego rozwoju teorii metod formalnych ani teorii sieci Petriego, ale stanowi technicznie poprawny i spójny dorobek mieszczący się w obszarze dyscypliny informatyka techniczna i telekomunikacja.

Biorąc pod uwagę spójność tematyczną cyklu, publikację wyników w czasopismach naukowych, opracowanie i wykorzystanie narzędzia U2V w ramach przedstawionej metodyki, eksperymentalną walidację proponowanych rozwiązań oraz ich praktyczną użyteczność w projektowaniu systemów CPS, uznaję, że osiągnięcie to, mimo umiarkowanej oryginalności teoretycznej i wskazanych w recenzji ograniczeń, **spełnia przesłankę określoną w art. 219 ust. 1 pkt 2 ustawy Prawo o szkolnictwie wyższym i nauce, stanowiąc znaczny wkład o charakterze metodologicznym, implementacyjnym i aplikacyjnym w rozwój dyscypliny informatyka techniczna i telekomunikacja.**

5 Ocena aktywności naukowej Habilitanta realizowanej w więcej niż jednej uczelni, instytucji naukowej lub instytucji kultury, w szczególności zagranicznej zgodnie z art. 219 ust. 1 pkt 3 ustawy z dnia 20 lipca 2018 r. Prawo o szkolnictwie wyższym i nauce.

Habilitant wykazał się istotną aktywnością naukową realizowaną poza macierzystym Uniwersytetem Zielonogórskim, w szczególności w ośrodkach zagranicznych. Z punktu widzenia ocenianego osiągnięcia największe znaczenie miały kontakty naukowe z University

of California, Berkeley oraz Universidade NOVA de Lisboa, ponieważ ich tematyka była bezpośrednio związana z modelowaniem, analizą oraz implementacją systemów cyber-fizycznych i systemów współbieżnych realizowanych w układach FPGA.

W październiku 2022 roku Habilitant odbył trzytygodniowy staż naukowy na **University of California, Berkeley**, w zespole prof. Edwarda A. Lee, jednego z najbardziej rozpoznawalnych badaczy w obszarze systemów cyber-fizycznych. Pobyt dotyczył problematyki modelowania części sterującej systemów CPS z wykorzystaniem diagramów maszyn stanowych UML i pozwolił na konfrontację rozwijanych przez Habilitanta metod z podejściami stosowanymi w jednym z wiodących ośrodków badań nad CPS. Współpraca z UC Berkeley była kontynuowana również po zakończeniu stażu, m.in. poprzez udział w seminariach zespołu prof. Lee oraz kolejną wizytę badawczą w 2024 roku. Z tą tematyką wiąże się również artykuł [A8], który jest jednoautorskim podsumowaniem rozwijanej przez Habilitanta metodyki projektowania rekonfigurowalnych systemów cyber-fizycznych z wykorzystaniem UML.

Drugim ważnym ośrodkiem zagranicznym w działalności Habilitanta jest **Universidade NOVA de Lisboa w Portugalii**. Współpraca z tym ośrodkiem trwa od 2016 roku i obejmowała kilkukrotne pobyty w ramach programu Erasmus+, seminaria naukowe oraz wspólne prace badawcze prowadzone m.in. z prof. Luisem Gomesem i prof. Aniko Costą. Tematyka tej współpracy dotyczyła wykorzystania diagramów maszyn stanowych UML oraz sieci Petriego do modelowania, analizy i implementacji systemów współbieżnych oraz systemów cyber-fizycznych realizowanych w układach FPGA. Efektem współpracy były m.in. publikacje [B17] i [B18], a także współautorski artykuł [A1] opublikowany w *IEEE Transactions on Industrial Informatics*.

Habilitant wykazał się również aktywnością we współpracy z innymi ośrodkami zagranicznymi, w tym Universitat de Valencia, Tsinghua University oraz New Jersey Institute of Technology. Współpraca ta dotyczyła m.in. modelowania i implementacji systemów osadzonych, zastosowań blockchain w cyberbezpieczeństwie oraz bezpieczeństwa systemów cyber-fizycznych. Jej efektem były kolejne publikacje naukowe [B5], [B6], [B7-B11] oraz [B19].

Istotnym elementem aktywności międzynarodowej był także udział Habilitanta w **Dagstuhl Seminar 25091 „Tradeoffs in Reactive Systems Design”**, zakończony publikacją [B20] w Dagstuhl Reports. Udział w takim seminarium zdecydowanie potwierdza obecność Habilitanta w międzynarodowym środowisku badaczy zajmujących się systemami reaktywnymi i cyber-fizycznymi.

Stwierdzam, że aktywność naukowa Habilitanta realizowana poza macierzystą uczelnią ma charakter rzeczywisty, udokumentowany i merytorycznie powiązany z jego profilem badawczym, a w przypadku głównych ośrodków zagranicznych również z tematyką osiągnięcia habilitacyjnego. Pozwala mi to stwierdzić, że dr inż. Grzegorz Bazydło spełnia wymaganie określone w art. 219 ust. 1 pkt 3 ustawy.

6 Ocena dorobku publikacyjnego oraz pozostałych osiągnięć naukowo-badawczych

6.1 Ocena dorobku publikacyjnego

W latach 2013–2025 Habilitant opublikował poza cyklem publikacji stanowiących osiągnięcie habilitacyjne jedną samodzielną monografię naukową pt. „Graficzne metody specyfikacji sterowników logicznych z wykorzystaniem języka UML" (Wydawnictwo Uniwersytetu Zielonogórskiego, 2013). Ponadto jest współautorem rozdziałów w monografiach naukowych dotyczących zastosowania wybranych diagramów UML w projektowaniu systemów cyfrowych i rekonfigurowalnych, w szczególności diagramów struktury oraz diagramów zachowania.

Oprócz publikacji wchodzących w skład cyklu habilitacyjnego [A1 - A8] Kandydat wykazał łącznie 20 publikacji oznaczonych jako [B1 – B20], wśród których znajdują się artykuły w czasopismach naukowych, w tym m.in. praca w *IEEE Transactions on Intelligent Vehicles*, a także publikacje w czasopismach takich jak *Applied Sciences* czy *International Journal of Applied Mathematics and Computer Science*. Część prac została opublikowana w recenzowanych materiałach konferencji międzynarodowych, m.in. IEEE IECON, ICELIE oraz ICNSC. Na uwagę zasługuje również publikacja [B20] w Dagstuhl Reports, będąca efektem udziału Habilitanta w seminarium Dagstuhl poświęconym projektowaniu systemów reaktywnych.

Dorobek publikacyjny poza głównym cyklem jest zasadniczo spójny z profilem naukowym Habilitanta, choć nie jest jednorodny tematycznie. Publikacje, które tematycznie odbiegają od głównego nurtu cyklu (np. dotyczące blockchain, Internetu Rzeczy oraz bezpieczeństwa CPS) pokazują poszerzenie aktywności naukowej Kandydata i mają charakter uzupełniający.

W autoreferacie podano następujące dane bibliometryczne według stanu na 23.12.2025 r.:

Web of Science:	liczba publikacji: 35,	H-index: 9,	liczba cytowań łącznie: 280, l. cytowań bez autocytowań: 234,
Scopus:		H-index: 11,	liczba cytowań łącznie: 369,
Google Scholar:	liczba publikacji: 70,	H-index: 12,	liczba cytowań łącznie: 538.

Dla porównania, według danych sprawdzonych przeze mnie w dniu 23.06.2026 r. wartości te wynoszą:

Web of Science:	liczba publikacji: 28,	H-index: 10,	liczba cytowań łącznie: 262, l. cytowań bez autocytowań: 213,
Scopus:		H-index: 13,	liczba cytowań łącznie: 383,
Google Scholar:	liczba publikacji: 70,	H-index: 13,	liczba cytowań łącznie: 572.

Rozbieżności pomiędzy wartościami mogą wynikać z innego zakresu indeksowanych publikacji, sposobu scalania profili autora lub aktualizacji baz bibliometrycznych w związku z upływem 6 miesięcy.

Podsumowując, dorobek publikacyjny Habilitanta poza głównym cyklem należy ocenić pozytywnie. Potwierdza on systematyczną aktywność naukową po uzyskaniu stopnia doktora, wyraźny profil badawczy oraz rozpoznawalność w środowisku naukowym.

6.2 Ocena pozostałych osiągnięć naukowo-badawczych, dydaktycznych i popularyzatorskich

Habilitant ma doświadczenie w prezentacji i upowszechnianiu własnych osiągnięć naukowych. Wyjazd dydaktyczno-naukowy do Universidade NOVA de Lisboa (Erasmus+) związany był m.in. z prowadzeniem zajęć dydaktycznych bezpośrednio związanych z tematyką osiągnięcia habilitacyjnego.

Habilitant uczestniczył w dwóch **projektach badawczych**: w pierwszym finansowanym ze środków NCN - OPUS, jako wykonawca, w drugim, NCN MINIATURA, pełnił funkcję kierownika. Oba projekty związane były z tematyką systemów cyber-fizycznych i ich formalnej specyfikacji.

Na uwagę zasługuje również działalność Habilitanta w zakresie kształcenia młodej kadry. Był on promotorem pomocniczym dwóch rozpraw doktorskich realizowanych na Uniwersytecie Zielonogórskim. W latach 2019–2025 Habilitant był promotorem 18 obronionych prac magisterskich oraz 31 prac inżynierskich. Kilka z tych prac zostało wyróżnionych nagrodami dziekańskimi, nagrodą Prezydenta Miasta Zielona Góra lub nagrodą Polskiego Towarzystwa Informatycznego.

Działalność dydaktyczna Habilitanta obejmuje prowadzenie i współtworzenie programów przedmiotów związanych m.in. z modelowaniem i implementacją systemów cyber-fizycznych, projektowaniem zintegrowanych systemów CPS, sterowaniem procesami dyskretnymi, językami skryptowymi, bezpieczeństwem elektronicznym oraz kryptografią. Habilitant uczestniczył również w pracach zespołu odpowiedzialnego za opracowanie nowego programu studiów pierwszego stopnia na kierunku Informatyka, wprowadzonego w roku akademickim 2024/2025.

Habilitant wykazuje także aktywność organizacyjną i popularyzatorską. Brał udział w organizacji i prowadzeniu wydarzeń promujących naukę oraz kierunki techniczne, takich jak GIS Academic Day, Festiwal Nauki, Dzień Otwarty Wydziału Nauk Inżynieryjno-Technicznych, Dzień Otwarty Uniwersytetu Zielonogórskiego, Orientation Week dla studentów programu Erasmus+ oraz Lubuski Festiwal Nauki. W 2014 roku został również powołany do Komisji Regionalnej II etapu Ogólnopolskiego Konkursu Informatycznego „T.I.K? – TAK!” z ramienia Polskiego Towarzystwa Informatycznego.

Z załączonych dokumentów wynika, że Habilitant był kilkukrotnie wyróżniany za osiągnięcia naukowe przez Rektora Uniwersytetu Zielonogórskiego: otrzymał indywidualną nagrodę II stopnia w 2014 roku, zespołową nagrodę I stopnia w 2017 roku oraz indywidualną nagrodę II stopnia w 2023 roku. Ponadto w 2022 roku został odznaczony Brązowym Krzyżem Zasługi za działalność na rzecz rozwoju oświaty.

Biorąc powyższe pod uwagę, należy stwierdzić, że pozostałe osiągnięcia naukowo-badawcze, dydaktyczne, organizacyjne i popularyzatorskie Habilitanta są na dobrym poziomie w zakresie wymagań stawianych kandydatom do uzyskania stopnia doktora habilitowanego.

7 Podsumowanie i wniosek końcowy

Przedstawione osiągnięcie habilitacyjne ma przede wszystkim charakter metodologiczny, integracyjny i implementacyjny. W konsekwencji wkład Habilitanta w rozwój dyscypliny polega głównie na integracji, adaptacji oraz praktycznym wykorzystaniu istniejących metod modelowania, analizy i implementacji systemów cyber-fizycznych realizowanych z wykorzystaniem UML, sieci Petriego, wybranych technik analizy formalnej oraz układów FPGA.

Najważniejszym osiągnięciem Habilitanta jest opracowanie spójnej metodyki modelowania i projektowania rekonfigurowalnych systemów cyber-fizycznych integrującej modele UML, wybrane techniki analizy formalnej oraz implementację sprzętową w układach FPGA. Oryginalność i zaawansowanie teoretyczne uzyskanych wyników pozostają jednak umiarkowane. Należy również zauważyć, że w przypadku pracy [A7], która zawiera najbardziej zaawansowane wyniki algorytmiczne spośród publikacji cyklu, z oświadczeń współautorów wynika, iż zasadniczy wkład merytoryczny obejmujący opracowanie koncepcji metody, algorytmu analizy bezpieczeństwa oraz implementacji rozwiązania jest przypisany pozostałym autorom publikacji. Jest to istotnym ograniczeniem znaczenia tej publikacji dla oceny samodzielnego wkładu Habilitanta.

Recenzowany cykl publikacji stanowi spójny tematycznie zbiór artykułów dotyczących modelowania, analizy i projektowania części sterującej rekonfigurowalnych systemów cyber-fizycznych. Artykuły te wykorzystują diagramy UML, sieci Petriego, wybrane metody formalne oraz implementację w układach FPGA. Pomimo wskazanych ograniczeń uważam, że **całokształt dorobku Habilitanta spełnia wymagania stawiane kandydatom do stopnia doktora habilitowanego w dyscyplinie informatyka techniczna i telekomunikacja**, choć należy podkreślić, że wartość osiągnięcia habilitacyjnego znajduje się blisko dolnej granicy poziomu oczekiwanego w postępowaniu habilitacyjnym.

Zarówno cykl publikacji naukowych, jak i aktywność naukowa realizowana w więcej niż jednej uczelni lub instytucji naukowej, w szczególności zagranicznej, **spełniają wymagania ustawowe stawiane kandydatom do stopnia naukowego doktora habilitowanego** w dziedzinie nauk inżynieryjno-technicznych w dyscyplinie informatyka techniczna i telekomunikacja. **W związku z powyższym wnioskuję o dopuszczenie Kandydata do dalszych czynności postępowania habilitacyjnego.**

Instytut Podstaw Informatyki
Polskiej Akademii Nauk

Podpisany elektronicznie przez
Wojciech Penczek
30.06.2026
18:30:17 +02'00'